

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-031614

(43)Date of publication of application : 28.01.2000

(51)Int.Cl. H05K 1/11

G06K 19/077

H05K 1/14

// H01R 12/06

H01R 12/16

(21)Application number : 10-309030

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 29.10.1998

(72)Inventor : OBA AKIRA

(30)Priority

Priority number : 09302194

Priority date : 04.11.1997

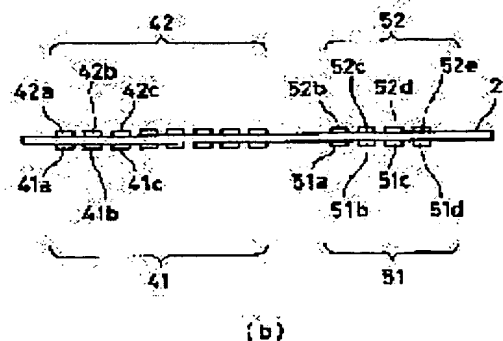
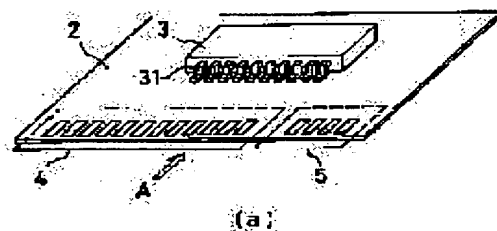
Priority country : JP

(54) MEMORY MODULE, LAMINATE FOR MEMORY MODULES, MEMORY CARD WITH THE MODULE AND COMPUTER

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the increase in a mounting surface, while holding general purposes by bringing terminals of a first connecting terminal group in an electrical continuity between connecting terminals of asymmetrical positions at both surfaces of a circuit board and connecting terminals of a second connecting terminal group between connecting terminals of symmetrical positions at both surfaces of the board.

SOLUTION: Connecting terminal groups 41, 41 are conducted between connecting terminals facing via through-holes in a circuit board, and connected to the connecting terminals for transmitting signals commonly used for all memory modules such as address lines, data lines and the like of a connecting terminal group 31 of a memory 3. Meanwhile, connecting terminal groups 51, 52 do not make continuity between facing connecting terminals, but make a continuity via the connecting terminals adjacent to the facing connecting terminals and through-holes. Thus, necessary signals can be connected to all the modules with a simple structure, and an increase in a mounting area can be prevented while maintaining general purpose properties.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the memory module with which it comes to carry out delivery of a signal with said memory chip through two or more connection terminals respectively prepared in the position of symmetry in both sides of the circuit board in which the memory chip was mounted, and the circuit board concerned, and the connection terminal concerned The 1st connection terminal block which delivers a specific signal [in / in said connection terminal / said memory chip], It has ***** with the 2nd connection terminal block which delivers other signals in said memory chip. The connection terminal of said 1st connection terminal block It is the memory module characterized by coming to flow electrically between the connection terminals of the position of symmetry [in / in the connection terminal of said 2nd connection terminal block / both sides of said circuit board] while coming to flow between the connection terminals of the unsymmetrical location in both sides of said circuit board electrically.

[Claim 2] The layered product of the memory module characterized by coming electrically to connect said connection terminals which are the layered products of a memory module which deliver the signal to superposition and these memory modules, flowed through the memory module according to claim 1 electrically with said memory chip, and have been arranged in the confrontation location, respectively.

[Claim 3] The layered product of a memory module according to claim 2 is a layered product of the memory module according to claim 2 characterized by coming to be mounted in the body of a device.

[Claim 4] The layered product of the memory module according to claim 3 characterized by mounting the connector for wearing of said memory module in said body of a device.

[Claim 5] The layered product of the memory module according to claim 2 characterized by making anisotropy electric conduction jointing material intervene between said connection terminals with which said overlapping memory module meets.

[Claim 6] It is the layered product of the memory module which puts a memory module according to claim 1 by superposition, and puts these memory modules by the connector. One part for fitting is established in said connector, and the part for fitting of another side is established in said circuit board. The layered product of the memory module characterized by coming to plan the electric flow of said connection terminals which said memory module which is made to carry out fitting of one [said] part for fitting and the part for fitting of said another side, and overlap meets.

[Claim 7] said circuit board -- a flexible substrate -- constituting -- said connector -- putting -- the layered product of the memory module according to claim 4 to 6 characterized by enabling connection of said connection terminals.

[Claim 8] It is the layered product of a memory module which attaches in the body of a device the memory module with which it comes to carry out delivery of a signal with a memory chip through a connection terminal. While connecting the connection terminals which the memory module which is the connection terminal which delivers a specific signal to said memory chip, and overlap meets The layered product of the memory module which connects the connection terminals which said memory module which is the connection terminal which delivers other signals and overlap meets, makes these a common signal line, and is characterized by connecting the common signal line concerned to said body of a device.

[Claim 9] While connecting to said body of a device separately the connection terminal which is the layered product of a memory module which attaches in the body of a device two or more memory modules with

which the memory chip was mounted, and delivers a specific signal to said memory chip The layered product of the memory module which connects the connection terminals with which it is the connection terminal which delivers other signals, and which said overlapping memory module meets, makes this a common signal line, and is characterized by connecting the common signal line concerned to said body of a device.

[Claim 10] The memory card characterized by providing the memory module according to claim 1.

[Claim 11] The computer characterized by providing the memory module according to claim 1.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the memory card and computer possessing the layered product of the memory module which has the circuit board which arranged the connection terminal to both sides, and a memory module, and a memory module.

[0002]

[Description of the Prior Art] Conventionally, in the memory module 101 used for a memory card, a computer, etc., the memory chip 103 more than a piece is mounted in the front face of the circuit board 102. Drawing 11 is the perspective view showing the gestalt of the conventional memory module 1. The contact terminal 104 by which the flow with the memory chip 103 (each terminal) mounted in the border of longitudinal direction one side of the circuit board 102 as shown in this drawing was made is arranged. Moreover, the contact terminal 104 concerned is formed so that both sides of the circuit board 102 may be countered, respectively (a rear-face side is not shown), and as for contact terminal 104 comrades which meet, a flow is achieved. In addition, the flow of contact terminal 104 comrades which meet is performed in the through hole (not shown) established in the circuit board 102.

[0003] And the memory module 101 mentioned above is attached in the connector 106 prepared in the main substrate 105 which constitutes a memory card and a computer. Drawing 12 is the side elevation showing the condition of having attached the memory module 101 in the connector 106. As shown in this drawing, two or more connectors 106 are formed in the front face of the main substrate 105, and delivery of a signal is enabled from the main substrate 105 side at each memory module 101 by equipping the connector 106 concerned with a memory module 101 according to an individual.

[0004]

[Problem(s) to be Solved by the Invention] However, in the conventional memory module 101, when it was going to make [many] the wearing number of sheets of said memory module 101 from the purpose to which memory space is made to increase, the number of a connector 106 had to be increased and there was a trouble that it became difficult for this reason to increase, and for a component-side product to have and to attain the miniaturization of a memory card and the computer itself.

[0005] And since this problem is solved, the memory module 101 as shown in drawing 13 can be considered. That is, he changes the wiring 107 on the circuit board 102 every memory module 101 concerned, and is trying not to cause interference of the contact terminal 104 in each memory module 101 in the memory module 101 as shown in this drawing. If a connector which connects contact terminal 104 comrades of a jack per line is equipped with such a memory module 101, it can equip with many memory modules 101 by the component-side product of one connector. However, by the approach mentioned above, a memory module 101 which is altogether different to one set of the body of a device must be used, and the problem that the versatility of a memory module 101 is lost newly arises.

[0006] This invention aims at offering the memory card and computer possessing the layered product of the memory module which can prevent increase of a component-side product, and a memory module, and a memory module paying attention to the above-mentioned conventional trouble, maintaining versatility.

[0007]

[Means for Solving the Problem] The circuit board in which, as for the memory module according to claim 1,

the memory chip was mounted, In the memory module with which it comes to carry out delivery of a signal with said memory chip through two or more connection terminals respectively prepared in the position of symmetry in both sides of the circuit board concerned, and the connection terminal concerned The 1st connection terminal block which delivers a specific signal [in / in said connection terminal / said memory chip], It has ***** with the 2nd connection terminal block which delivers other signals in said memory chip. The connection terminal of said 1st connection terminal block While coming to flow between the connection terminals of the unsymmetrical location in both sides of said circuit board electrically, it is characterized by the connection terminal of said 2nd connection terminal block coming to flow between the connection terminals of the position of symmetry in both sides of said circuit board electrically. According to the memory module according to claim 1, in the 1st connection terminal block If the connection terminals which pile up memory modules and meet are contacted, since the front face and rear face in the circuit board have flowed through the connection terminal concerned in the unsymmetrical location If a signal is sent to the connection terminal of the memory module of the bottom in the end-face side of the memory module by which the laminating was carried out, i.e., the maximum upper case, the signal concerned can make the memory module of propagation and arbitration transmit a signal in the direction of a laminating of a memory module. And since the memory module of this invention has the above configuration, in case assignment of the signal to a connection terminal equips with two or more same memory modules in piles, it can connect a required signal to all memory modules with simple structure. Moreover, if a specific signal specifically puts the signal of chip enable (an alias name, chip select) and puts it in another way notionally, it will point out the signal which has the function in which a body device chooses which memory module [which memory IC or] is accessed.

[0008] The layered product of a memory module according to claim 2 is a layered product of a memory module which delivers the signal to superposition and these memory modules, flows through a memory module according to claim 1 electrically with said memory chip, and is characterized by coming electrically to connect said connection terminals arranged in the confrontation location, respectively. According to the layered product of a memory module according to claim 2, said signal can be sent out to the memory module of the arbitration in which a laminating is carried out by the send of the signal to the connection terminal of the memory module of the bottom in the maximum upper case. In addition, other signals can be transmitted to all the defence modules in which a laminating is carried out by the send of the signal to the connection terminal of the memory module of the bottom in the maximum upper case.

[0009] The layered product of a memory module according to claim 3 is characterized by coming to mount the layered product of a memory module according to claim 2 in the body of a device. It is not necessary to mount for every memory module to the body of a device, and according to the layered product of a memory module according to claim 3, it becomes possible collectively to mount.

[0010] The layered product of a memory module according to claim 4 is characterized by mounting the connector for wearing of said memory module in said body of a device. According to the layered product of a memory module according to claim 4, the layered product of a memory module can be easily detached and attached to the body of a device.

[0011] The layered product of a memory module according to claim 5 is characterized by making anisotropy electric conduction jointing material intervene between said connection terminals with which said overlapping memory module meets. According to the layered product of a memory module according to claim 5, even if it does not prepare a connector between the memory modules by which a laminating is carried out, the flow between memory modules can be aimed at. For this reason, while making thin thickness of the direction of a laminating of a memory module, it can be made to correspond to a ** pitch.

[0012] The layered product of a memory module according to claim 6 It is the layered product of the memory module which puts a memory module according to claim 1 by superposition, and puts these memory modules by the connector. One part for fitting is established in said connector, and the part for fitting of another side is established in said circuit board. It is characterized by coming to plan the electric flow of said connection terminals which said memory module which is made to carry out fitting of one [said] part for fitting and the part for fitting of said another side, and overlap meets. According to the

layered product of a memory module according to claim 6, the memory module by which the laminating was carried out in this connector can be held by carrying out fitting of the part for fitting established in the circuit board and the connector of a memory module according to claim 1, performing positioning with the connector concerned and two or more memory modules. And if a signal is sent to the connection terminal of the memory module facing a connector, the signal concerned is movable in the direction of a laminating of a memory module. For this reason, if a signal is sent out to the connection terminal of the arbitration of the memory module facing a connector, a signal can be made to transmit to the memory module of the number-of-sheets eye of arbitration.

[0013] the layered product of a memory module according to claim 7 -- said circuit board -- a flexible substrate -- constituting -- said connector -- putting -- it is characterized by enabling connection of said connection terminals. Since a flexible substrate has flexibility to external force according to the layered product of a memory module according to claim 7, if the force is applied in the direction of a laminating of a memory module in a connector, a flexible substrate will be bent by the force and the connection terminals prepared in the flexible substrate concerned will stick. Since contact terminals stick with the flexibility of this flexible substrate also by few [a connector] force to put, improvement in the dependability of a flow can be aimed at.

[0014] The layered product of a memory module according to claim 8 It is the layered product of a memory module which attaches in the body of a device the memory module with which it comes to carry out delivery of a signal with a memory chip through a connection terminal. While connecting the connection terminals which the memory module which is the connection terminal which delivers a specific signal to said memory chip, and overlap meets The connection terminals which said memory module which is the connection terminal which delivers other signals and overlap meets are connected, these are made into a common signal line, and it is characterized by connecting the common signal line concerned to said body of a device. According to the layered product of a memory module according to claim 8, transmission and reception of the data signal to the memory module with which the selection of each memory module by which the laminating was carried out, and selection were made etc. can carry out through a common signal line from the body of a device. In addition, since only the common signal line was connected to the body of a device, reduction of the component-side product to the body of a device concerned can be aimed at.

[0015] The layered product of a memory module according to claim 9 While connecting to said body of a device separately the connection terminal which is the layered product of a memory module which attaches in the body of a device two or more memory modules with which the memory chip was mounted, and delivers a specific signal to said memory chip It is the connection terminal which delivers other signals, and the connection terminals which said overlapping memory module meets are connected, this is made into a common signal line, and it is characterized by connecting the common signal line concerned to said body of a device. What is necessary is according to the layered product of a memory module according to claim 9, to make connection with the body of a device only with a common signal line, since the connection terminals which deliver other signals were connected and this was made into the common signal line. For this reason, reduction of a component-side product can be aimed at.

[0016] The memory card according to claim 10 is characterized by providing the memory module according to claim 1. According to the memory card according to claim 10, since the component-side product of a memory module can be reduced, it can have, and the miniaturization of the memory card itself can be attained, and it can equip with many memory modules.

[0017] The computer according to claim 11 is characterized by providing the memory module according to claim 1. According to the computer according to claim 11, since the component-side product of a memory module can be reduced, it can have, and the miniaturization of the computer itself can be attained, and it can equip with many memory modules.

[0018]

[Embodiment of the Invention] The gestalt of the suitable concrete operation for the memory card and computer possessing the memory module and memory module concerning this invention is explained with reference to a drawing below at a detail.

[0019] Drawing 1 (a) and (b) are drawings in which the memory module by one example of this invention is shown. In drawing 1 (a), 2 is the circuit board, 3 is memory, and it is mounted by soldering etc. on said circuit board 2. The connection terminal block 31 of memory 3 and the connection terminal blocks 4 and 5 which were able to take the flow are formed in the end of the circuit board 2, and, thereby, transfer of data with the exterior is attained. Drawing 1 (b) is the front view which looked at this memory module from the direction of A. The connection terminal blocks 41 and 51 are formed in one field of the circuit board 2, and the connection terminal blocks 42 and 52 are mostly formed in the opposite side with said connection terminal blocks 41 and 51 at the symmetry. Here, the connection terminal blocks 41 and 42 have taken the flow of the connection terminals which counter by the through hole and exist within the circuit board. That is, as for connection terminal 42a and connection terminal 41b, connection terminal 41a has taken connection terminal 42c and a flow, as for connection terminal 42b and connection terminal 41c (it omits henceforth). These connection terminal blocks 41 and 42 are connected to the connection terminal for transmitting a shared signal to all memory modules, such as an address line and a data line, among the connection terminal blocks 31 of memory 3. On the other hand, the connection terminals which the connection terminal blocks 51 and 52 counter did not take a flow, but the flow is taken by the connection terminal and through hole contiguous to the connection terminal which exists face to face. That is, as for connection terminal 52c and 51d of connection terminals, in connection terminal 51b, connection terminal 52b and connection terminal 51c have taken the flow with 52d of connection terminals, respectively. Moreover, connection terminal 51a is connected with the connection terminal for transmitting the signal of a proper to each memory modules, such as an enable signal, among the connection terminal blocks 31 of memory 3.

[0020] Drawing 2 is an explanatory view showing signs that the body of a device was equipped with two or more memory modules considered as the above configurations. 6 is a body of a device and is equipped with the connection terminal blocks 40 and 50 for connecting with each memory module here. In addition, the body 6 of a device shows a memory card, a computer, etc. by which the main board (the main substrate) and the main board concerned were attached. An address line, a data line, etc. are the connection terminal blocks for telling the shared signal group 8 to all memory modules, and the connection terminal block 50 of the connection terminal block 40 is a connection terminal block for telling the signal group 9 of a proper to each memory modules, such as an enable signal. Each of 11, 12, 13, and 14 is the memory module shown by drawing 1 (b), and a memory module with the same terminal array, and it connects through connection terminals which counter, such as a zebra connector, and the connection child who takes a flow between the body 6 of a device, and each memory module. For this reason, it connects with the connection terminal 41 of the memory module 11 which counters from the connection terminal 40 of the body 6 of a device, and since the connection terminal 41 has taken the connection terminal 42 and flow which counter and exist in an opposite side, the signal group 8 shared to all memory modules is connected to the connection terminal 43 of a memory module 12. This is repeated henceforth and the same signal is straightly transmitted also to memory modules 13 and 14. On the other hand, a signal 91 is connected with connection terminal 51a of the memory module 11 which counters among the signal groups 9 of a proper at each memory module. Moreover, since the signal 92 was connected to connection terminal 51b of the memory module 11 which counters and connection terminal 51b has taken connection terminal 52b of an opposite side, and a flow, it connects with 52b and connection terminal 51a of the memory module 12 which counters. Similarly, a signal 93 is connected to connection terminal 51a of a memory module 13, and a signal 94 is connected to connection terminal 51a of a memory module 14. That is, since the signal group 9 is finally connected to connection terminal 51a of each memory module, if it is made the connection terminal for transmitting the signal of a proper for connection terminal 51a to memory in every memory module, all signals can be transmitted to all memory modules only by equipping with two or more sheets in piles.

[0021] With the gestalt of operation shown by drawing 1 and drawing 2, although it was the case where the number of the signals of a proper was one, when two or more signals of a proper are in one memory module, it can respond to one memory module by the approach shown at drawing 3 or drawing 4. If the array of the

connection terminal blocks 4 and 5 is made into two trains as shown in drawing 3, and it is made the same as that of the configuration which showed other configurations by drawing 1 (b), the signal of a proper is connectable two per each memory module. If the number of arrays is furthermore increased, it cannot be overemphasized that many peculiar signals are more connectable. Moreover, drawing 4 has taken the connection terminal of the next door of the next door of a connection terminal and flow which counter and exist in an opposite side about the flow of the connection terminal blocks 51 and 52 for transmitting the signal of a proper. That is, as for connection terminal 52c and 51d of connection terminals, connection terminal 51c has taken 52d of connection terminals, and a flow (it omits henceforth). For this reason, every memory module can use two connection terminals, 51a and 51b, as a connection terminal for transmitting the signal of a proper. If spacing of the connection terminal which takes a flow by the connection terminal blocks 51 and 52 is opened more, it cannot be overemphasized that many peculiar signals are more connectable. Naturally, the approach shown by drawing 3 and the approach shown by drawing 4 may be combined. As shown in the block diagram of drawing 5, or even when the signal of the proper of original plurality is required By carrying a logical circuit 22 like a decoder in all memory modules, making the shared signal group 84 and the signal 9 of one proper input into it, and making the signals 91, 92, 93, and 94 of a required number of proper's output It is also possible to substitute a connection terminal for each memory module to transmit the signal of a proper for one.

[0022] Drawing 6 is a drawing showing the connection method of the memory module by one example of this invention, and is drawing which looked at the connection method shown in drawing 2 from the side face. In drawing 6, 6 is a body of a device, 11, 12, 13, and 14 are the memory modules of this invention, and the flow between the connection terminals which counter by the zebra connector 72 is taken between the body 6 of a device, and each memory module. 73 is a fastener, and in order to keep connection of each memory module certain, the body 6 of a device is equipped with it. In this example, although the zebra connector is used for connection between the body 6 of a device, and each memory module, as long as it is the connection child who can connect the connection terminals which counter, other connection children are sufficient as gel anisotropy electric conduction adhesives (ACP), the sheet-like anisotropy electric conduction film (ACF), etc., for example. In addition, anisotropy electric conduction adhesives and the anisotropy electric conduction film are included by anisotropy electric conduction jointing material, and the gestalt of the anisotropy electric conduction jointing material concerned is included by the anisotropy conductive member. Moreover, when connecting the connection terminals which counter using anisotropy electric conduction adhesives, while making anisotropy electric conduction adhesives intervene between connection terminals, the facility for positioning these connection terminals and making sticking by pressure and heating further is needed.

[0023] The memory modules 11, 12, 13, and 14 of this invention are connected to the body 6 of a device like [drawing 7] drawing 6. The connector 7 is used for connection between the body 6 of a device, or each memory module, and the connector 7 has connected the body 6 of a device, and the first memory module 11 with the connection terminal 71. Furthermore the connector 7 is equipped with the contact spring 74 for taking the flow of the connection terminals countered between each memory module, and it becomes possible to transmit a signal required for all memory modules. However it may increase the number of the memory modules which can extend in any case, the installation area to the body of a device hardly needs to change.

[0024] Drawing 8 (a) and (b) are drawings which express the wearing approach when using a flexible substrate with the circuit board of the memory module by this invention. In drawing 8 (a), drawing 8 (b) before wearing expresses the condition after wearing. The body 6 of a device is equipped with the connector 7, and, as for the connector 7, only the required number of signals has the terminal spring 71. After only a required number piles up a memory module on a connector, it presses down from a top and presses down with the presser-foot fixture 75 with a spring 76. Although it is very good in a flow on both sides of the anisotropy electric conduction film etc. between the connection terminals of each memory module, since a connection terminal area is transformed with the terminal spring 71 or the presser-foot spring 76 and a contact arises between each connection terminal for the flexibility of a flexible substrate as

shown in drawing 8 (b), even when it remains as it is, it becomes possible to take the flow between each memory module.

[0025] Moreover, if anisotropy electric conduction jointing material is made to intervene among connection terminals, it will become unnecessary to prepare the connector area material for a flow between each memory module. For this reason, since laminating thickness of the connection terminal area in each module can be made thinner than the time of connector use and connector area material is not made to intervene, it becomes possible for mechanical precision to become unnecessary and to attain ** pitch-ization of a connection terminal area.

[0026] By the way, in order to make these positioning, you may make it establish concavo-convex fitting structure, in case a memory module is pressed down with a connector 7 and it puts with a fixture 75.

Drawing 9 is the explanatory view showing the attachment structure of the connector 7 and memory module which prepared the height. He is trying to form concavo-convex fitting structure by the hole (not shown) which the projected part 10 was formed in the edge of a connector 7, and was prepared in the presser-foot fixture 75 as shown in this drawing. And by having used concavo-convex fitting structure for the connector 7 and the presser-foot fixture 75, a gap does not arise in both locations and a memory module can be put certainly. Moreover, if the through hole 11 in which fitting with heights 10 is possible is formed in the memory module, positioning of the memory module to a connector 7 is attained, and the flow of connection terminals can be made into a more positive thing.

[0027] moreover, as shown in drawing 10, only the common section in each memory module is collected to a connector 7 side -- making -- in addition, the signal for every memory module -- a jumper 12 -- or you may make it connect with the body 6 side of a device using lead wire etc. Thus, since the common connection terminal was collectively connected to the body 6 side of a device, reduction of a component-side product can be aimed at.

[0028] If memory 3 is furthermore mounted in a thin shape by bare chip mounting etc., a very thin memory module can be obtained, and in becoming possible to carry the memory module of two or more sheets also in the device by which thickness which is represented by the memory card was restricted, the loading approach also turns into a very easy approach. Moreover, if memory 3 is mounted in a thin shape by bare chip mounting etc., while being able to attain the miniaturization of a computer, it cannot be overemphasized that it becomes possible to carry a lot of memory modules.

[0029] Moreover, memory (SRAM, DRAM, flash memory, etc.) which the memory 3 mounted in the memory module 1 mentioned above does not need to be the same class altogether, for example, is different in the memory module 1 of two or more sheets may be intermingled. Thus, what is necessary is to carry ASIC etc. in each memory module and just to absorb the difference in the access approach, when different memory is intermingled.

[0030]

[Effect of the Invention] The memory module applied to this invention as explained above In the memory module with which it comes to carry out delivery of a signal with said memory chip through two or more connection terminals respectively prepared in the position of symmetry in both sides of the circuit board in which the memory chip was mounted, and the circuit board concerned, and the connection terminal concerned The 1st connection terminal block which delivers a specific signal [in / in said connection terminal / said memory chip], It has ***** with the 2nd connection terminal block which delivers other signals in said memory chip. The connection terminal of said 1st connection terminal block While coming to flow between the connection terminals of the unsymmetrical location in both sides of said circuit board electrically, the connection terminal of said 2nd connection terminal block From coming to flow between the connection terminals of the position of symmetry in both sides of said circuit board electrically In case assignment of the signal to a connection terminal equips with two or more same memory modules in piles, increase of a component-side product can be prevented being able to connect a required signal now to all memory modules with simple structure, and maintaining versatility.

[0031] Moreover, the layered product of the memory module concerning this invention It is the layered product of a memory module which delivers the signal to superposition and these memory modules for a

memory module according to claim 1. Said connection terminals which flowed electrically with said memory chip and have been arranged in the confrontation location from coming to connect electrically, respectively. By the send of the signal to the connection terminal of the memory module of the bottom in the maximum upper case, said signal can be sent out to the memory module of the arbitration by which a laminating is carried out, it can have in it, and increase of a component-side product can be prevented.

[0032] Moreover, the layered product of the memory module concerning this invention It is the layered product of a memory module which attaches in the body of a device the memory module with which it comes to carry out delivery of a signal with a memory chip through a connection terminal. While connecting the connection terminals which the memory module which is the connection terminal which delivers a specific signal to said memory chip, and overlap meets The connection terminals which said memory module which is the connection terminal which delivers other signals and overlap meets are connected. Make these into a common signal line and the common signal line concerned from having connected with said body of a device Transmission and reception of the data signal to the memory module with which the selection of each memory module by which the laminating was carried out, and selection were made etc. can carry out through a common signal line from the body of a device, can have, and can aim at reduction of a component-side product.

[0033] The layered product of the memory module furthermore applied to this invention While connecting to said body of a device separately the connection terminal which is the layered product of a memory module which attaches in the body of a device two or more memory modules with which the memory chip was mounted, and delivers a specific signal to said memory chip It is the connection terminal which delivers other signals, and since the connection terminals which said overlapping memory module meets were connected, this was made into the common signal line and the common signal line concerned was connected to said body of a device, reduction of a component-side product can be aimed at.

[0034] Moreover, they can also equip narrow space with many memory modules while they can attain a miniaturization, since the memory card concerning this invention and the computer possess the memory module concerning this invention.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The perspective view and front view showing the memory module which is the example of this invention.

[Drawing 2] The explanatory view which expresses the transfer path of a signal in the memory module which is the example of this invention is shown.

[Drawing 3] The perspective view showing the memory module which is the example of this invention is shown.

[Drawing 4] The front view showing the memory module which is the example of this invention is shown.

[Drawing 5] The block diagram of the memory module which is the example of this invention is shown.

[Drawing 6] The side elevation showing the wearing approach of the memory module which is the example of this invention is shown.

[Drawing 7] The side elevation showing the wearing approach of the memory module which is the example of this invention is shown.

[Drawing 8] The side elevation showing the wearing approach of the memory module which is the example of this invention is shown.

[Drawing 9] It is the explanatory view showing the attachment structure of the connector 7 and memory module which prepared the height.

[Drawing 10] The explanatory view of the attachment structure where only the common section in each memory module was made to collect to a connector 7 side is shown.

[Drawing 11] The perspective view showing the conventional memory module is shown.

[Drawing 12] The side elevation showing the wearing approach of the conventional memory module is shown.

[Drawing 13] The perspective view which expresses the realizable wearing approach in the conventional memory module is shown.

[Description of Notations]

1 Memory Module

2 Circuit Board

3 Memory

4 Connection Terminal Block for Transmitting Shared Signal to All Memory Modules

5 Connection Terminal Block for Transmitting Signal of Proper to Each Memory Module

6 Body of Device

7 Connector

8 Signal Shared to All Memory Modules

9 It is Signal of Proper to Each Memory Module.

10 Projected Part

11 Through Hole

12 Jumper

101 Memory Module

102 Circuit Board

103 Memory Chip

- 104 Contact Terminal
- 105 The Main Substrate
- 106 Connector
- 107 Wiring

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-31614

(P2000-31614A)

(43) 公開日 平成12年1月28日 (2000.1.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 5 K 1/11		H 0 5 K 1/11	C
G 0 6 K 19/077		1/14	E
H 0 5 K 1/14			A
		G 0 6 K 19/00	K
// H 0 1 R 12/06		H 0 1 R 9/09	C
審査請求 未請求 請求項の数11 O L (全 10 頁) 最終頁に続く			

(21) 出願番号 特願平10-309030

(22) 出願日 平成10年10月29日 (1998. 10. 29)

(31) 優先権主張番号 特願平9-302194

(32) 優先日 平成9年11月4日 (1997. 11. 4)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 大場 亮

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

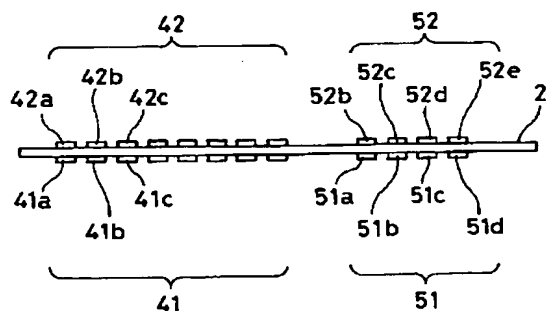
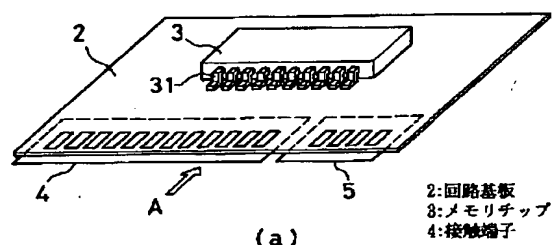
(54) 【発明の名称】 メモリモジュールおよびメモリモジュールの積層体ならびにメモリモジュールを具備するメモリカードおよびコンピュータ

(57) 【要約】

【課題】 メモリモジュールを機器本体に複数枚装着する際、各メモリモジュールに固有の信号があるため接続端子が共有できず、装着可能なメモリモジュール数を増やせば増やすほど機器本体の接続端子数が多くなり接続方法が複雑になってしまう。

【解決手段】 両面に接続端子を配列したメモリモジュールにおいて、すべてのメモリモジュールに共有の信号を伝える接続端子は、反対面に対向して存在する接続端子と導通をとり、各メモリモジュールに固有の信号を伝える接続端子は、反対面に対向して存在する接続端子とは一定間隔離れた接続端子と導通をとる。

【効果】 接続端子への信号の割り当てが同一のメモリモジュールを複数枚重ねて装着する際に、必要な信号をすべてのメモリモジュールに単純な構造で接続できるようになる。



(2)

【特許請求の範囲】

【請求項1】 メモリチップが実装された回路基板と、当該回路基板の両面における対称位置に各々設けられた複数の接続端子と、当該接続端子を介して前記メモリチップとの信号の受け渡しが行われてなるメモリモジュールにおいて、

前記接続端子は、前記メモリチップにおける特定の信号の受け渡しをなす第1接続端子群と、前記メモリチップにおける他の信号の受け渡しをなす第2接続端子群と、のそれぞれを有し、

前記第1接続端子群の接続端子は、前記回路基板の両面における非対称位置の接続端子との間で電氣的に導通されてなるとともに、

前記第2の接続端子群の接続端子は、前記回路基板の両面における対称位置の接続端子との間で電氣的に導通されてなることを特徴とするメモリモジュール。

【請求項2】 請求項1に記載のメモリモジュールを重ね合わせ、これらメモリモジュールへの信号の受け渡しをおこなうメモリモジュールの積層体であって、前記メモリチップと電氣的に導通され、対面位置に配置された前記接続端子同士をそれぞれ電氣的に接続してなることを特徴とするメモリモジュールの積層体。

【請求項3】 請求項2に記載のメモリモジュールの積層体は機器本体に実装されてなることを特徴とする請求項2に記載のメモリモジュールの積層体。

【請求項4】 前記機器本体には前記メモリモジュールの装着用のコネクタが実装されていることを特徴とする請求項3に記載のメモリモジュールの積層体。

【請求項5】 重なり合う前記メモリモジュールの対面する前記接続端子の間に異方性導電接着部材を介在させたことを特徴とする請求項2に記載のメモリモジュールの積層体。

【請求項6】 請求項1に記載のメモリモジュールを重ね合わせ、これらメモリモジュールをコネクタで挟み込むメモリモジュールの積層体であって、前記コネクタに一方の嵌合用部位が設けられ、前記回路基板に他方の嵌合用部位が設けられ、前記一方の嵌合用部位と前記他方の嵌合用部位とを嵌合させて重なり合う前記メモリモジュールの対面する前記接続端子同士の電氣的導通を図ってなることを特徴とするメモリモジュールの積層体。

【請求項7】 前記回路基板をフレキシブル基板で構成し、前記コネクタの挟み込みにより前記接続端子同士の接続を可能としたことを特徴とする請求項4乃至請求項6に記載のメモリモジュールの積層体。

【請求項8】 接続端子を介してメモリチップとの信号の受け渡しが行われてなるメモリモジュールを機器本体に取り付けるメモリモジュールの積層体であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子であって重なり合うメモリモジュールの対面する接続

端子同士を接続するとともに、他の信号の受け渡しをなす接続端子であって重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これらを共通信号線とし、当該共通信号線を前記機器本体に接続したことを特徴とするメモリモジュールの積層体。

【請求項9】 メモリチップが実装された複数のメモリモジュールを機器本体に取り付けるメモリモジュールの積層体であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子を個々に前記機器本体に接続するとともに、他の信号の受け渡しをなす接続端子であって、重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これを共通信号線とし、当該共通信号線を前記機器本体に接続したことを特徴とするメモリモジュールの積層体。

【請求項10】 請求項1記載のメモリモジュールを具備していることを特徴とするメモリカード。

【請求項11】 請求項1記載のメモリモジュールを具備していることを特徴とするコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、両面に接続端子を配列した回路基板を有するメモリモジュールおよびメモリモジュールの積層体ならびにメモリモジュールを具備するメモリカードおよびコンピュータに関する。

【0002】

【従来の技術】従来、メモリカードやコンピュータなどに用いられるメモリモジュール101では、回路基板102の表面に一個以上のメモリチップ103が実装されている。図11は従来のメモリモジュール1の形態を示す斜視図である。同図に示すように回路基板102の長手方向片側の縁辺には、実装されたメモリチップ103（の各端子）との導通がなされた接触端子104が配列されている。また当該接触端子104は回路基板102の両面にそれぞれ対向するように設けられており（裏面側は図示せず）、対面する接触端子104同士は導通が図られるようになっている。なお対面する接触端子104同士の導通は、回路基板102に設けられたスルーホール（図示せず）にて行われる。

【0003】そして上述したメモリモジュール101

は、メモリカードやコンピュータを構成する主基板105に設けられたコネクタ106に取り付けられる。図12は、メモリモジュール101をコネクタ106に取り付けた状態を示す側面図である。同図に示すように主基板105の表面には複数のコネクタ106が設けられており、当該コネクタ106にメモリモジュール101を個別に装着することで、主基板105側から個々のメモリモジュール101に信号の受け渡しを可能にしている。

【0004】

【発明が解決しようとする課題】しかし従来のメモリモ

(3)

3

ジュール101では、メモリ容量を増加させる目的から前記メモリモジュール101の装着枚数を多くしようとすると、コネクタ106の個数を増やさなければならず、このため実装面積が増大し、もってメモリカードおよびコンピュータ自体の小型化を達成するのが難しくなるという問題点があった。

【0005】そしてこの問題を解決するため図13に示すようなメモリモジュール101が考えられる。すなわち同図に示すようなメモリモジュール101では、当該メモリモジュール101毎に回路基板102上の配線107を変え、各メモリモジュール101における接触端子104の干渉を起こさないようにしている。こうしたメモリモジュール101を同番号の接触端子104同士を接続するようなコネクタに装着すれば、一つのコネクタの実装面積で、多数のメモリモジュール101を装着することができる。しかし上述した方法では、一台の機器本体に対してすべて異なるメモリモジュール101を使用しなければならない、メモリモジュール101の汎用性がなくなるという問題が新たに生じる。

【0006】本発明は上記従来の問題点に着目し、汎用性を保ちつつ実装面積の増大を防止することのできるメモリモジュールおよびメモリモジュールの積層体ならびにメモリモジュールを具備するメモリカードおよびコンピュータを提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1に記載のメモリモジュールは、メモリチップが実装された回路基板と、当該回路基板の両面における対称位置に各々設けられた複数の接続端子と、当該接続端子を介して前記メモリチップとの信号の受け渡しが行われてなるメモリモジュールにおいて、前記接続端子は、前記メモリチップにおける特定の信号の受け渡しをなす第1接続端子群と、前記メモリチップにおける他の信号の受け渡しをなす第2接続端子群と、のそれぞれを有し、前記第1接続端子群の接続端子は、前記回路基板の両面における非対称位置の接続端子との間で電氣的に導通されてなるとともに、前記第2の接続端子群の接続端子は、前記回路基板の両面における対称位置の接続端子との間で電氣的に導通されてなることを特徴としている。請求項1に記載のメモリモジュールによれば、第1接続端子群では、メモリモジュール同士を重ね合わせて対面する接続端子同士を接触させると、当該接続端子は回路基板における表面と裏面とが非対称位置に導通されているので、積層されたメモリモジュールの端面側、すなわち最上段または最下段のメモリモジュールの接続端子に信号を送れば、当該信号はメモリモジュールの積層方向へと伝わり、任意のメモリモジュールに信号を伝達させることができる。そして本発明のメモリモジュールは以上の構成を有するので、接続端子への信号の割り当てが同一のメモリモジュールを複数枚重ねて装着する際に、必要な信号をすべてのメ

4

モリモジュールに単純な構造で接続できるようになる。また特定の信号とは、具体的にはチップイネーブル（別名、チップセレクト）といった信号をさし、概念的に言い換えると本体機器がどのメモリICまたは、どのメモリモジュールにアクセスするのか選択するという機能を有する信号を指す。

【0008】請求項2に記載のメモリモジュールの積層体は、請求項1に記載のメモリモジュールを重ね合わせ、これらメモリモジュールへの信号の受け渡しをおこなうメモリモジュールの積層体であって、前記メモリチップと電氣的に導通され、対面位置に配置された前記接続端子同士をそれぞれ電氣的に接続してなることを特徴としている。請求項2に記載のメモリモジュールの積層体によれば、最上段または最下段のメモリモジュールの接続端子への信号の送り出しによって積層される任意のメモリモジュールに前記信号を送り出すことができる。なおその他の信号は、最上段または最下段のメモリモジュールの接続端子への信号の送り出しによって積層される全てのメモリモジュールに伝達することができる。

【0009】請求項3に記載のメモリモジュールの積層体は、請求項2に記載のメモリモジュールの積層体は機器本体に実装されてなることを特徴としている。請求項3に記載のメモリモジュールの積層体によれば、機器本体に対し各メモリモジュール毎に実装する必要がなく、一括して実装することが可能になる。

【0010】請求項4に記載のメモリモジュールの積層体は、前記機器本体には前記メモリモジュールの装着用のコネクタが実装されていることを特徴としている。請求項4に記載のメモリモジュールの積層体によれば、機器本体に対してメモリモジュールの積層体の着脱を容易におこなうことができる。

【0011】請求項5に記載のメモリモジュールの積層体は、重なり合う前記メモリモジュールの対面する前記接続端子の間に異方性導電接着部材を介在させたことを特徴としている。請求項5に記載のメモリモジュールの積層体によれば、積層されるメモリモジュール間にコネクタを設けなくともメモリモジュール間の導通を図ることができる。このためメモリモジュールの積層方向の厚みを薄くするとともに狭ピッチに対応させることができる。

【0012】請求項6に記載のメモリモジュールの積層体は、請求項1に記載のメモリモジュールを重ね合わせ、これらメモリモジュールをコネクタで挟み込むメモリモジュールの積層体であって、前記コネクタに一方の嵌合用部位が設けられ、前記回路基板に他方の嵌合用部位が設けられ、前記一方の嵌合用部位と前記他方の嵌合用部位とを嵌合させて重なり合う前記メモリモジュールの対面する前記接続端子同士の電氣的導通を図ってなることを特徴としている。請求項6に記載のメモリモジュールの積層体によれば、請求項1に記載のメモリモジュ

(4)

5

ールの回路基板とコネクタに設けた嵌合用部位を嵌合させることで、当該コネクタと複数のメモリモジュールとの位置決めを行いつつ、このコネクタにて積層されたメモリモジュールを保持することができる。そしてコネクタに面するメモリモジュールの接続端子に対し信号を送れば、当該信号はメモリモジュールの積層方向に移動することができる。このためコネクタに面するメモリモジュールの任意の接続端子に信号を送り出せば任意の枚数目的メモリモジュールに信号を伝達させることができる。

【0013】請求項7に記載のメモリモジュールの積層体は、前記回路基板をフレキシブル基板で構成し、前記コネクタの挟み込みにより前記接続端子同士の接続を可能としたことを特徴としている。請求項7に記載のメモリモジュールの積層体によれば、フレキシブル基板は外力に対して可とう性があるので、コネクタにてメモリモジュールの積層方向に力を加えれば、その力にてフレキシブル基板がたわみ、当該フレキシブル基板に設けた接続端子同士が密着する。このフレキシブル基板の可とう性によりコネクタの僅かな挟み込みの力でも接触端子同士が密着するので導通の信頼性の向上を図ることができる。

【0014】請求項8に記載のメモリモジュールの積層体は、接続端子を介してメモリチップとの信号の受け渡しが行われてなるメモリモジュールを機器本体に取り付けるメモリモジュールの積層体であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子であって重なり合うメモリモジュールの対面する接続端子同士を接続するとともに、他の信号の受け渡しをなす接続端子であって重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これらを共通信号線とし、当該共通信号線を前記機器本体に接続したことを特徴としている。請求項8に記載のメモリモジュールの積層体によれば、積層された各メモリモジュールの選択、および選択がなされたメモリモジュールへのデータ信号等の送受が機器本体から共通信号線を介しておこなうことができる。なお共通信号線のみを機器本体に接続させたことから当該機器本体に対する実装面積の低減を図ることができる。

【0015】請求項9に記載のメモリモジュールの積層体は、メモリチップが実装された複数のメモリモジュールを機器本体に取り付けるメモリモジュールの積層体であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子を個々に前記機器本体に接続するとともに、他の信号の受け渡しをなす接続端子であって、重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これを共通信号線とし、当該共通信号線を前記機器本体に接続したことを特徴としている。請求項9に記載のメモリモジュールの積層体によれば、他の信号の受け渡しをなす接続端子同士を接続し、これを共通信号

6

線としたことから、機器本体との接続は共通信号線だけで行えばよい。このため実装面積の低減を図ることができる。

【0016】請求項10に記載のメモリカードは、請求項1記載のメモリモジュールを具備していることを特徴としている。請求項10に記載のメモリカードによれば、メモリモジュールの実装面積を低減させることができるので、もってメモリカード自体の小型化を達成することができる。且つメモリモジュールを多数装着することができる。

【0017】請求項11に記載のコンピュータは、請求項1記載のメモリモジュールを具備していることを特徴としている。請求項11に記載のコンピュータによれば、メモリモジュールの実装面積を低減させることができるので、もってコンピュータ自体の小型化を達成することができる。且つメモリモジュールを多数装着することができる。

【0018】

【発明の実施の形態】以下に本発明に係るメモリモジュールならびにメモリモジュールを具備するメモリカードおよびコンピュータに好適な具体的実施の形態を図面を参照して詳細に説明する。

【0019】図1(a)、(b)は、本発明の一実施例によるメモリモジュールを示す図面である。図1(a)において、2は回路基板、3はメモリであり、前記回路基板2上にはんだ付けなどにより実装されている。回路基板2の一端にはメモリ3の接続端子群31と導通のとれた接続端子群4、5が形成されており、これにより外部とのデータの授受が可能になる。図1(b)はこのメモリモジュールをAの方向から見た正面図である。回路基板2の一方の面に接続端子群41、51が形成されており、その反対面には前記接続端子群41、51とほぼ対称に接続端子群42、52が形成されている。ここで、接続端子群41と42は回路基板内でスルーホールにより対向して存在する接続端子同士の導通をとっている。つまり、接続端子41aは接続端子42aと、接続端子41bは接続端子42bと、接続端子41cは接続端子42cと導通をとっている（以降省略）。これらの接続端子群41、42はメモリ3の接続端子群31のうちアドレスラインやデータラインなど、すべてのメモリモジュールに共有の信号を伝達するための接続端子に接続されている。一方、接続端子群51と52は対向する接続端子同士は導通をとっておらず、対向して存在する接続端子に隣接する接続端子とスルーホールにより導通をとっている。つまり、接続端子51bは接続端子52bと、接続端子51cは接続端子52cと、接続端子51dは接続端子52dとそれぞれ導通をとっている。また、接続端子51aはメモリ3の接続端子群31のうちイネーブル信号など、各メモリモジュールに固有の信号を伝達するための接続端子と接続されている。

(5)

7

【0020】図2は、以上のような構成としたメモリモジュール複数枚を機器本体に装着した様子を表す説明図である。ここで6は機器本体で、各メモリモジュールと接続するための接続端子群40、50を備えている。なお機器本体6は、メインボード（主基板）や、当該メインボードが取り付けられたメモリカードおよびコンピュータ等を示す。接続端子群40はアドレスラインやデータライン等、すべてのメモリモジュールに共有の信号群8を伝えるための接続端子群であり、接続端子群50はイネーブル信号など各メモリモジュールに固有の信号群9を伝えるための接続端子群である。11、12、13、14はいずれも図1（b）で示したメモリモジュールと同一の端子配列を持つメモリモジュールであり、機器本体6および各メモリモジュール間はゼブラコネクタなど対向する接続端子とのみ導通をとる接続子を介して接続される。このため、すべてのメモリモジュールに共有の信号群8は、機器本体6の接続端子40から対向するメモリモジュール11の接続端子41に接続され、接続端子41は反対面に対向して存在する接続端子42と導通がとれているので、メモリモジュール12の接続端子43へと接続される。以降これをくり返し、メモリモジュール13、14にも同一の信号がまっすぐに伝達される。一方、各メモリモジュールに固有の信号群9のうち、信号91は対向するメモリモジュール11の接続端子51aと接続される。また、信号92は対向するメモリモジュール11の接続端子51bに接続され、接続端子51bは反対面の接続端子52bと導通が取れているので、52bと対向するメモリモジュール12の接続端子51aへと接続される。同様にして信号93はメモリモジュール13の接続端子51aに、信号94はメモリモジュール14の接続端子51aに接続される。つまり、信号群9は最終的に各メモリモジュールの接続端子51aに接続されるので、どのメモリモジュールにおいても接続端子51aを、固有の信号をメモリに伝達するための接続端子にしておけば、複数枚重ねて装着するだけですべての信号をすべてのメモリモジュールに伝達することができるようになる。

【0021】図1および図2で示した実施の形態ではひとつのメモリモジュールに固有の信号がひとつの場合であったが、ひとつのメモリモジュールに固有の信号が複数ある場合は、図3または図4に示す方法で対応することができる。図3に示すように接続端子群4、5の配列を2列にして、その他の構成を図1（b）で示した構成と同一にすると、各メモリモジュールあたり固有の信号を2本接続することができる。さらに配列数を増やせばより多くの固有な信号を接続できることはいうまでもない。また、図4は固有の信号を伝達するための接続端子群51と52の導通に関して、反対面に対向して存在する接続端子の隣の隣の接続端子と導通をとっている。つまり、接続端子51cは接続端子52cと、接続端子5

8

1dは接続端子52dと導通をとっている（以降省略）。このため、どのメモリモジュールも51a、51bの2ヶ所の接続端子を固有の信号を伝達するための接続端子として使用することができる。接続端子群51と52で導通をとる接続端子の間隔をもっと開ければより多くの固有な信号を接続できることはいうまでもない。当然、図3で示した方法と図4で示した方法を組み合わせてもよい。あるいは、図5のブロック図で示すように、本来複数の固有の信号が必要な場合でも、デコーダのような論理回路22をすべてのメモリモジュールに搭載し、それに共有の信号群84とひとつの固有の信号9を入力させ、必要な数の固有の信号91、92、93、94を出力させることで、各メモリモジュールが固有の信号を伝達するための接続端子を一本で済ますことも可能である。

【0022】図6は本発明の一実施例によるメモリモジュールの接続方法を表す図面であり、図2に示した接続方法を側面から見た図である。図6において、6は機器本体、11、12、13、14は本発明のメモリモジュールであり、機器本体6と各メモリモジュール間はゼブラコネクタ72で対向する接続端子間の導通がとられている。73は固定具で、各メモリモジュールの接続を確実に保つために機器本体6に備えられている。本実施例では、機器本体6と各メモリモジュール間の接続にゼブラコネクタを使用しているが、対向する接続端子同士を接続できる接続子であれば、例えばゲル状の異方性導電接着剤（ACP）や、シート状の異方性導電膜（ACF）など他の接続子でもよい。なお異方性導電接着剤や異方性導電膜は、異方性導電接着部材に包含され、当該異方性導電接着部材の形態は、異方性導電部材に包含される。また異方性導電接着剤を用い、対向する接続端子同士を接続する場合には、接続端子の間に異方性導電接着剤を介在させるとともに、これら接続端子同士の位置決めを行いさらに圧着と加熱をなすための設備が必要となる。

【0023】図7も図6と同様に機器本体6に本発明のメモリモジュール11、12、13、14が接続されている。機器本体6や各メモリモジュール間の接続にはコネクタ7を使用しており、コネクタ7は機器本体6と第一のメモリモジュール11とを接続端子71で接続している。さらにコネクタ7は各メモリモジュール間の対向する接続端子同士の導通をとるための接点ばね74を備えており、すべてのメモリモジュールに必要な信号を伝達することが可能となる。いずれの場合も増設可能なメモリモジュールの数をいくつ増やしても機器本体への設置面積はほとんど変わらずに済む。

【0024】図8（a）、（b）は本発明によるメモリモジュールの回路基板にフレキシブル基板を使用したときの装着方法を表す図である。図8（a）は装着前の、図8（b）は装着後の状態を表している。機器本体6は

9

コネクタ7を備えており、コネクタ7は必要な信号数だけ端子ばね71を有している。メモリモジュールを必要数だけコネクタ上に重ねた後、上から押さえばね76を有した押さえ治具75で押さえつける。各メモリモジュールの接続端子間に異方性導電膜などを挟んで導通をとってもよいが、図8(b)に示すようにフレキシブル基板の可とう性のため、接続端子部が端子ばね71や押さえばね76により変形されるため各接続端子間に接点が生じるので、そのままでも各メモリモジュール間の導通をとることが可能となる。

【0025】また接続端子同士の間には異方性導電接着部材を介在させれば、各メモリモジュール間に導通のためのコネクタ部材を設けることが不要となる。このため各モジュールにおける接続端子部の積層厚みをコネクタ使用時よりも薄くすることができ、またコネクタ部材を介在させないことから、機械的精度が不要となり接続端子部の狭ピッチ化を達成することが可能となる。

【0026】ところでメモリモジュールをコネクタ7と押さえ治具75とで挟み込む際、これらの位置決めをなすために凹凸嵌合構造を設けるようにしてもよい。図9は、突起部を設けたコネクタ7とメモリモジュールとの取付構造を示す説明図である。同図に示すようにコネクタ7の端部には突部10が設けられ押さえ治具75に設けた穴部(図示せず)とで凹凸嵌合構造を形成するようにしている。そしてコネクタ7および押さえ治具75に凹凸嵌合構造を用いたことにより、双方の位置にずれが生じることがなく確実にメモリモジュールを挟み込むことができる。またメモリモジュールに凸部10との嵌合が可能な貫通穴11を設けておけば、コネクタ7に対するメモリモジュールの位置決めが可能となり、接続端子同士の導通をより確実なものにすることができる。

【0027】また図10に示すように、各メモリモジュールにおける共通部のみをコネクタ7側に集約させ、その他各メモリモジュール毎の信号をジャンパ12やあるいはリード線などを用いて機器本体6側に接続するようにしてもよい。このように共通の接続端子をまとめて機器本体6側に接続したことから、実装面積の低減を図ることができる。

【0028】さらにメモリ3をベアチップ実装などで薄型に実装をすれば非常に薄いメモリモジュールを得ることができ、メモリカードに代表されるような厚さの限られた機器にも複数枚のメモリモジュールを搭載することが可能になるうえ、その搭載方法も非常に簡単な方法となる。またメモリ3をベアチップ実装などで薄型に実装をすれば、コンピュータの小型化が図れるとともに、大量のメモリモジュールを搭載することが可能になることはいうまでもない。

【0029】また上述したメモリモジュール1に実装されるメモリ3は、全て同じ種類である必要はなく、たとえば複数枚のメモリモジュール1の中に異なるメモリ

(6)

10

(SRAM、DRAM、フラッシュメモリ等)が混在していてもよい。このように異なるメモリが混在している場合には、各メモリモジュールにASIC等を搭載してアクセス方法の違いを吸収すればよい。

【0030】

【発明の効果】以上説明したように本発明に係るメモリモジュールは、メモリチップが実装された回路基板と、当該回路基板の両面における対称位置に各々設けられた複数の接続端子と、当該接続端子を介して前記メモリチップとの信号の受け渡しが行われてなるメモリモジュールにおいて、前記接続端子は、前記メモリチップにおける特定の信号の受け渡しをなす第1接続端子群と、前記メモリチップにおける他の信号の受け渡しをなす第2接続端子群と、のそれぞれを有し、前記第1接続端子群の接続端子は、前記回路基板の両面における非対称位置の接続端子との間で電氣的に導通されてなるとともに、前記第2の接続端子群の接続端子は、前記回路基板の両面における対称位置の接続端子との間で電氣的に導通されてなることから、接続端子への信号の割り当てが同一のメモリモジュールを複数枚重ねて装着する際に、必要な信号をすべてのメモリモジュールに単純な構造で接続できるようになり、且つ汎用性を保ちつつ実装面積の増大を防止することができる。

【0031】また本発明に係るメモリモジュールの積層体は、請求項1に記載のメモリモジュールを重ね合わせ、これらメモリモジュールへの信号の受け渡しをおこなうメモリモジュールの積層体であって、前記メモリチップと電氣的に導通され、対面位置に配置された前記接続端子同士をそれぞれ電氣的に接続してなることから、最上段または最下段のメモリモジュールの接続端子への信号の送り出しによって積層される任意のメモリモジュールに前記信号を送り出すことができ、もって実装面積の増大を防止することができる。

【0032】また本発明に係るメモリモジュールの積層体は、接続端子を介してメモリチップとの信号の受け渡しが行われてなるメモリモジュールを機器本体に取り付けるメモリモジュールの積層体であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子であって重なり合うメモリモジュールの対面する接続端子同士を接続するとともに、他の信号の受け渡しをなす接続端子であって重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これらを共通信号線とし、当該共通信号線を前記機器本体に接続したことから、積層された各メモリモジュールの選択、および選択がなされたメモリモジュールへのデータ信号等の送受が機器本体から共通信号線を介しておこなうことができ、もって実装面積の低減を図ることができる。

【0033】さらに本発明に係るメモリモジュールの積層体は、メモリチップが実装された複数のメモリモジュールを機器本体に取り付けるメモリモジュールの積層体

(7)

11

であって、前記メモリチップに対し特定の信号の受け渡しをなす接続端子を個々に前記機器本体に接続するとともに、他の信号の受け渡しをなす接続端子であって、重なり合う前記メモリモジュールの対面する接続端子同士を接続し、これを共通信号線とし、当該共通信号線を前記機器本体に接続したことから、実装面積の低減を図ることができる。

【0034】また本発明に係るメモリカードおよびコンピュータは、本発明に係るメモリモジュールを具備しているので、小型化が図れるとともに、狭い空間にも多数のメモリモジュールを装着できるようになる。

【図面の簡単な説明】

【図1】本発明の実施例であるメモリモジュールを表す斜視図および正面図。

【図2】本発明の実施例であるメモリモジュールにおいて信号の伝達経路を表す説明図を示す。

【図3】本発明の実施例であるメモリモジュールを表す斜視図を示す。

【図4】本発明の実施例であるメモリモジュールを表す正面図を示す。

【図5】本発明の実施例であるメモリモジュールのプロック図を示す。

【図6】本発明の実施例であるメモリモジュールの装着方法を表す側面図を示す。

【図7】本発明の実施例であるメモリモジュールの装着方法を表す側面図を示す。

【図8】本発明の実施例であるメモリモジュールの装着方法を表す側面図を示す。

【図9】突起部を設けたコネクタ7とメモリモジュールとの取付構造を示す説明図である。

12

【図10】各メモリモジュールにおける共通部のみをコネクタ7側に集約させた取付構造の説明図を示す。

【図11】従来のメモリモジュールを表す斜視図を示す。

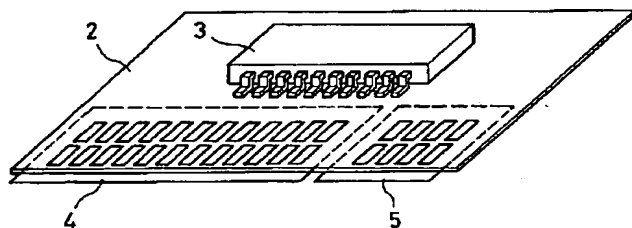
【図12】従来のメモリモジュールの装着方法を表す側面図を示す。

【図13】従来のメモリモジュールにおいて実現可能な装着方法を表す斜視図を示す。

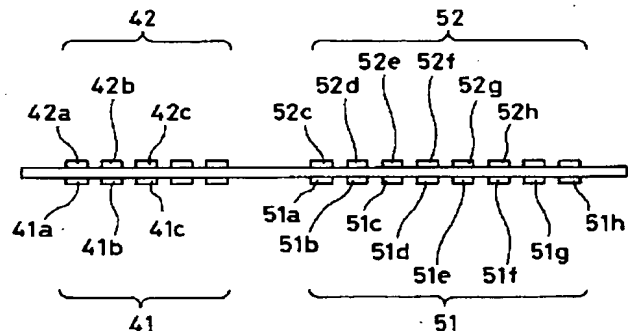
【符号の説明】

1	メモリモジュール
2	回路基板
3	メモリ
4	全メモリモジュールに共有の信号を伝達するための接続端子群
5	各メモリモジュールに固有の信号を伝達するための接続端子群
6	機器本体
7	コネクタ
8	全メモリモジュールに共有の信号
9	各メモリモジュールに固有の信号
10	突部
11	貫通穴
12	ジャンパ
101	メモリモジュール
102	回路基板
103	メモリチップ
104	接触端子
105	主基板
106	コネクタ
107	配線

【図3】

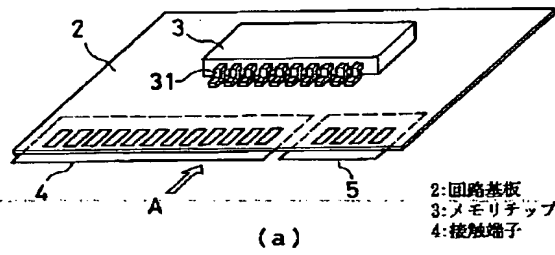


【図4】

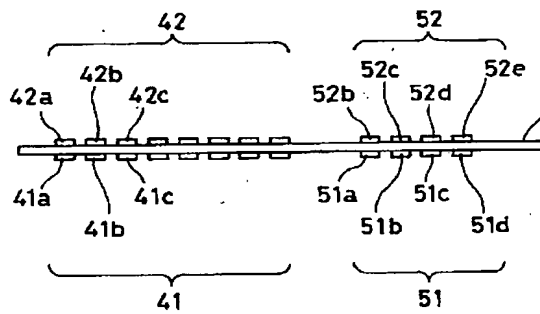


(8)

【図1】

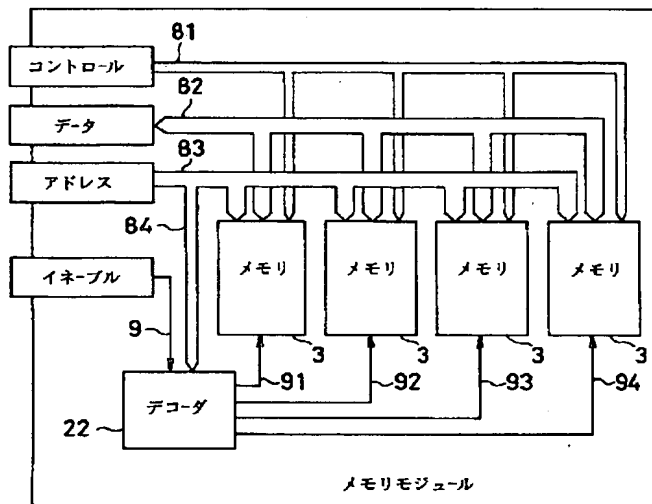


(a)



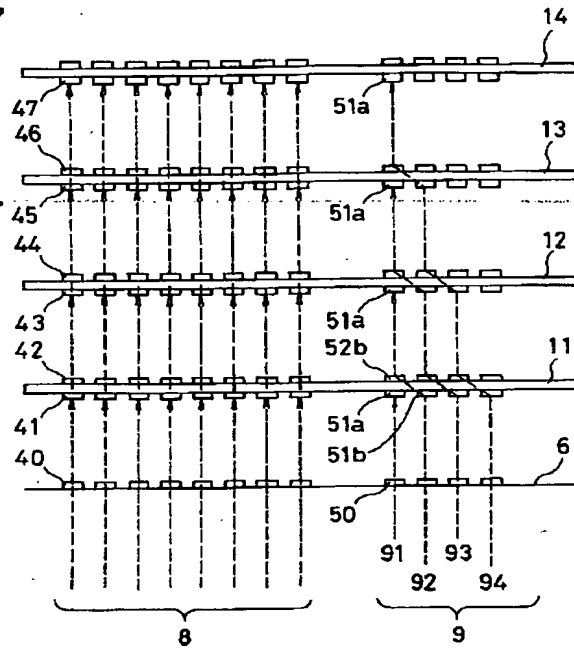
(b)

【図5】

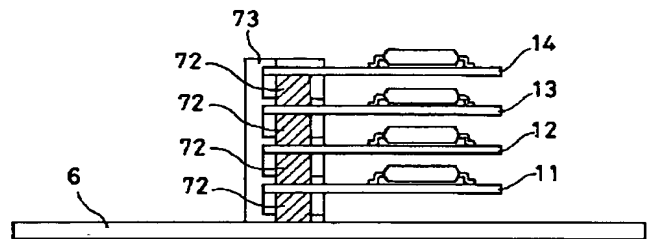


メモリモジュール

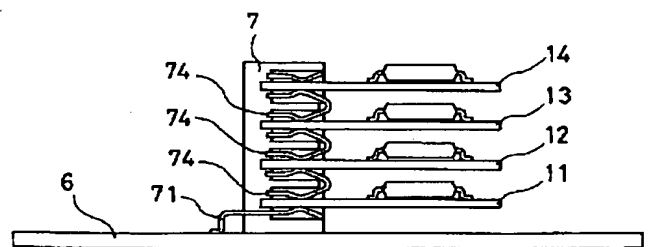
【図2】



【図6】

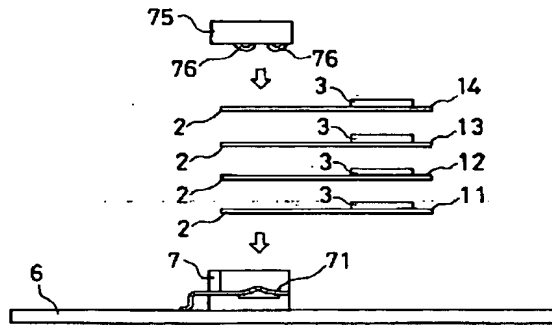


【図7】

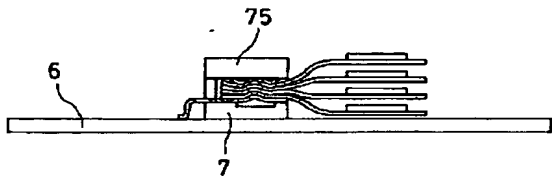


(9)

【図8】

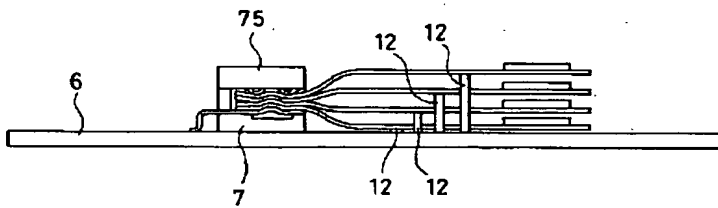


(a)

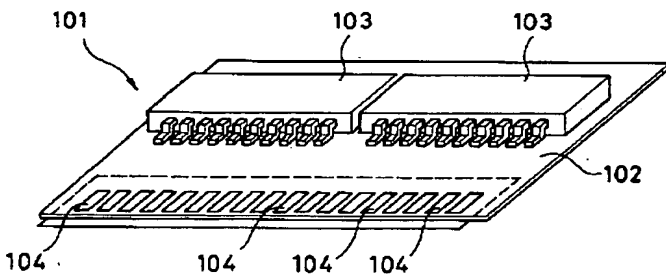


(b)

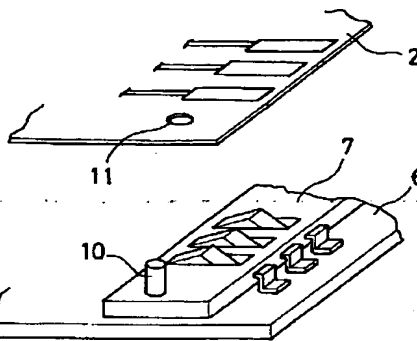
【図10】



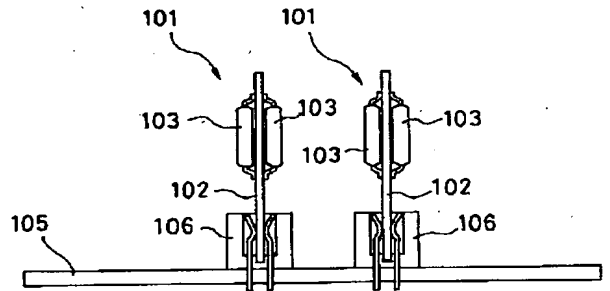
【図11】



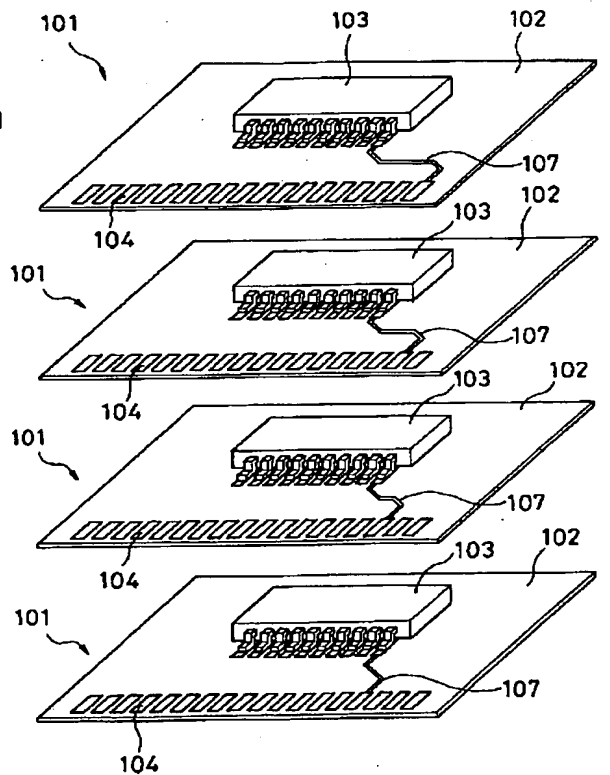
【図9】



【図12】



【図13】



(10)

フロントページの続き

(51) Int. Cl. 7

H 0 1 R 12/16

識別記号

F I

H 0 1 R 23/68

テマコード (参考)

3 0 3 E

3 0 3 H